

R&D

① DTCO(Design-Technology Co-Optimization)

② Bonding

③ Process Integration



**Beyond Boundaries
Toward Innovation**

DTCO(Design-Technology Co-Optimization)

#이천 #Expert



우리 조직을 소개합니다

SK 하이닉스 DTCO(Design Technology Co-Optimization) 연구를 담당하고 있는 조직입니다. 제품 PPA(Power/Performance/Area) 개선을 위한 공정/소자/회로/Layout 최적화 및 System Level의 전체 최적화 연구를 수행하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 1) Stack, PoC, BSPDN 등 차세대 DRAM Platform에 대한 복합 최적화 연구를 진행합니다.
- 2) 다양한 EDA Tool을 활용하여 Circuit/System Modeling을 통한 특성 예측 및 Solution을 제공합니다.

이런 분과 함께 하고 싶어요

반도체/전자/전기/물리/수학/기계 등 공학 계열의 전문 지식을 보유한 분

아래 5가지 중 두 가지 이상의 역량이 있으신 분

- 1) FinFET 기반 Logic Foundry DTCO 경험
- 2) Synopsys, Cadence, Ansys Tool의 원활한 사용 역량
- 3) System Level의 제품 성능 Simulation 경험
- 4) Electronic, Thermal, Mechanical Stress Modeling 경험

이런 경험이 있다면 더 환영합니다

- 1) 회로 설계 경험
- 2) 선단 공정의 PDK 제작 경험
- 3) Python, C/C++ 등 프로그래밍/스크립트 역량

Bonding

#이천 #Junior & Expert



우리 조직을 소개합니다

Technology Development(TD) 조직은 차세대 메모리 기술 혁신을 주도합니다. Wafer Bonding 기술을 통해 DRAM/NAND의 새로운 아키텍처를 구축하고, HBM 및 AI 시대의 Custom Memory 시장 선점을 위한 핵심 공정 통합 기술을 개발합니다.

선발하고자 하는 직무는 이런 일을 합니다

1) Wafer Bonding Process 최적화

Hybrid/Fusion Bonding 기반 핵심 요소기술을 개발하고, Bonding Pitch 축소를 위한 공정을 최적화하여 수율과 신뢰성을 확보합니다.

2) 신규 아키텍처 개발 주도

Wafer Bonding을 활용한 DRAM/NAND 신규 아키텍처 및 플랫폼에 대한 공정 통합 기술을 수립하고 검증을 주도합니다.

3) 전 공정 연계 및 문제 해결

Bonding 전/후 공정 (Trimming, Thinning, BEOL 등) 과의 연계를 관리하고, 발생 가능한 불량을 선제적으로 분석하여 기술적 난제를 해결합니다.

이런 분과 함께 하고 싶어요

반도체/전자/전기/물리/신소재 등 공학 계열의 전문 지식을 보유한 분
아래 조건을 모두 만족하며, 해당 경력 5년 이상 이신 분

- 1) WF Bonding(Hybrid/Fusion) 관련 Process Integration 기술 역량을 보유하고 기술 개발을 리딩 할 수 있는 능력
- 2) WF Bonding 이용한 DRAM/NAND New Architecture & Platform 대응 Process Integration 기술 역량
- 3) Bonding 연관된 BEOL Integration, Package 협업 가능한 Process 및 Chip Architecture 이해 역량
- 4) 특성 및 Physical 불량들에 대한 원인 분석 및 문제 해결 수행 역량

이런 경험이 있다면 더 환영합니다

- Bonding Mechanism에 대한 심층적 이해를 바탕으로 기술을 직접 개발해 본 경험
- Hybrid Bonding Pitch 축소 등 고난이도 공정 최적화를 성공적으로 수행한 경험
- Micron/Intel/TSMC 등 글로벌 반도체 기업에서 Bonding 관련 업무를 수행한 경험

Process Integration

#이천 #Junior & Expert



우리 조직을 소개합니다

SK하이닉스의 미래를 설계하는 Wafer Bonding/Metal Layer Process Integration 기술 개발 팀입니다. 원가와 품질, 성능 경쟁력을 갖춘 NAND Tech Platform 구축/관리하고, 핵심 요소기술 적기 확보/제공 하는 업무를 진행합니다.

선발하고자 하는 직무는 이런 일을 합니다

- 1) 차세대 NAND Architecture 수립 : 소자 구조 /설계 및 Full-flow 공정 Integration을 주도하고 제품 적용할 요소기술을 개발합니다.
- 2) 공정 최적화 및 수율 확보 : Unit 공정 (Photo, Etch, Cleaning 등) 간의 상호작용을 분석하고, 최적의 조건을 확보하여 양산성을 검증합니다.
- 3) Data-Driven 문제해결 : Inline/Electrical Data 분석 및 신뢰성 평가를 통해 불량 메커니즘을 규명하고 개선책을 제시합니다.

이런 분과 함께 하고 싶어요

반도체/전자/전기/물리/신소재 등 공학 계열의 전문 지식을 보유한 분

아래 조건을 모두 만족하며, 해당 경력 5년 이상 이신 분

- 1) PI / Device
DRAM/NAND/Logic제품 Metal/Under Metal Layer/Wafer Bonding Process Integration 전문가
- 2) 타 부서 간의 협업
공정, Device, PI, Layout 등 유관 부서와 긴밀하고 유연한 협업 진행하여 요소기술을 Leading 할 수 있는 능력
- 3) 기술적 문제 해결 역량
특성 및 Physical 불량들에 대한 원인분석 및 문제 해결 수행

이런 경험이 있다면 더 환영합니다

3D NAND/DRAM/Logic Metal Layer/Wafer Bonding Process Integration 경험,
요소기술 개발 경험 전산/시활용 경험

HBM&DRAM 개발

- ① 회로설계(HBM)
- ② HBM Digital Design (Front-end)
- ③ HBM Digital Design (Back-end)
- ④ HBM Digital Design (RTL Design)
- ⑤ HBM Digital Design (SoC Design)
- ⑥ HBM Digital Design (검증)
- ⑦ HBM PE



**Beyond Boundaries
Toward Innovation**

회로설계(HBM)

#이천 #Junior & Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM 경쟁력 강화를 선도하는 핵심 조직으로, HBM 제품을 설계/분석하고 적기에 개발하여 고객 가치를 극대화하는 역할을 맡고 있습니다.

세계 최고의 AI 고객사들과 협력하며 HBM 기술을 선도하고 있으며, 혁신적인 회로 설계 기술과 체계적인 분석 역량을 기반으로 글로벌 1위 경쟁력을 만들고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- DRAM 또는 HBM 제품의 내/외부 요구 사양에 부합하는 회로를 설계
- DRAM 또는 HBM 개발 단계에서 양산을 위한 설계 품질 및 수율 개선 활동 진행
- Wafer, KGSD(Known good stack die) 및 실장 단계의 특성 분석과 제품 Spec. 만족 여부를 검토
- 제품 개발 단계 및 고객 system에서 고객이 만족할 수 있도록 성능을 높이고, 안정적으로 동작하도록 만드는 업무를

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 4년 이상 경력 보유자

- 1) DRAM 또는 HBM Architecture 검토 및 설계 경험
- 2) Full Custom + Digital Co-Design 설계 및 PDN 해석 경험
- 3) Full Custom based Logic Foundry 설계 경험
- 4) DRAM 또는 HBM 제품 불량 분석을 위한 다양한 Tool 및 장비 이해 경험

이런 경험이 있다면 더 환영합니다

- 1) DRAM 또는 HBM 설계 관련 제품 개발 및 분석 경험이 많은 분
- 2) HBM 제품 실장 system 분석 경험을 갖고 있는 분
- 3) Python, Spotfire, Verilog 및 Circuit Simulator(Hspice, Csim, PrimeSim, Spectre, etc.) 를 능숙하게 활용할 수 있는 분

HBM Digital Design (Front-end)

#이천 #Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM Digital Implementation을 담당하는 조직입니다. 최신 공정 EDA 툴을 활용해서 Digital Front-end, Back-end 전반을 담당하며, 효율적인 개발 프로세스를 구축해 차세대 HBM 경쟁력을 확보하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

Digital Implementation (Front-end)

- Digital block에 대한 DFT Architecture 구현 및 합성, STA 등의 Implementation flow 전반에 걸친 업무를 진행하고 있습니다. HDPF 구조를 기반으로 PCIe, UCIe 등 Interface IP 개발 및 다양한 형태의 Digital Design에 대한 Implementation을 진행하고 있으며 첨단 공정과 최신 EDA Tool을 기반으로 PPAT(Performance, Power, Area, TAT) 측면에서 최적화된 경쟁력 있는 고객 맞춤형 HBM을 개발하고 있습니다.

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 5년 이상 경력 보유자

- 1) 5nm 이하 공정의 PPAT 개선을 통한 Implementation 경험
- 2) HPDF Design Top 및 Block Implementation flow 경험
- 3) 합성, STA, DFT 등의 구현에 필요한 EDA Tool 경험
- 4) DFT 구현 및 검증 (MBIST, Tessent SSH/SSN, TestMAX 등)
- 5) Tcl/ Python Script를 통한 디자인 분석 및 환경 개선 경험

이런 경험이 있다면 더 환영합니다

- TSMC 3nm 과제 Implementation 경험
- HPDF Top Project Management
- Tessent SSH/SSN 기반 DFT 구현 및 검증
- HBM IP (HBM PHY, TSV PHY, 3D PHY) 과제 경험
- 해외 고객 Interface 및 협업 경험

HBM Digital Design (Back-end)

#이천 #Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM Digital Implementation을 담당하는 조직입니다. 최신 공정 EDA툴을 활용해서 Digital Front-end, Back-end 전반을 담당하며, 효율적인 개발 프로세스를 구축해 차세대 HBM 경쟁력을 확보하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

Digital Implementation (Back-end)

- HBM Logic-die 내 Digital 블록의 Digital Auto Place & Route(P&R) 업무를 담당하고 있습니다. Std. HBM/Custom HBM 등 다양한 HBM 제품을 모두 개발하고 있으며, 다양한 형태의 HBM Digital Implementation을 진행하고 있습니다. 고객의 요구에 맞춰 PCIe, UCIe, CXL 등 Interface IP의 Implementation도 수행하고 있으며, DTCO 분야도 담당하면서 공정 개선 및 최적화 활동 뿐만 아니라 최신 공정 선행 연구를 하면서 PPAT 측면에서 경쟁력 있는 고객맞춤형 HBM을 개발하고 있습니다.

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 5년 이상 경력 보유자

- 1) HPDF(Tiled) Top Design 경험 또는 프로젝트 운영 경험
- 2) Top Bus/ Async Bridge Implementation 개발 경험
- 3) 2GHz 이상의 High Speed Digital Design 개발 경험
- 4) Analog/Digital Mixed Design 개발 및 Digital IP 전환 경험
- 5) 5nm 이하 선단 공정의 디자인 최적화를 위한 PPAT 개선 경험
- 6) Tcl/ Python Script를 통한 디자인 분석 및 환경 개선 경험
- 7) EDA Tool 을 이용한 BE(FC/Innovus) /PDN(RHSC/Voltus) 관련 최신 기술 적용 및 환경 운용 경험

이런 경험이 있다면 더 환영합니다

- HBM IP (HBM PHY, TSV PHY, 3D PHY) 과제 경험
- 3nm 이하 Nanosheet Technology 개발 경험
- CPU/GPU/NPU Implementation 개발 경험
- 해외 고객 Interface 및 협업 경험

HBM Digital Design (RTL Design)

#이천 #Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM 기술 경쟁력과 글로벌 1위 시장 지위를 견인하는 핵심 조직으로, HBM Base Die 디지털 설계를 담당하고 있습니다.

초고속 인터페이스, 저전력 설계, 고신뢰성 로직 등 HBM의 성능을 결정짓는 디지털 설계를 주도하며 글로벌 AI 선도 기업들과 함께 차세대 메모리 기술을 실현하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 고객 요구 사항에 대해서 구체화를 진행하고, 고객과의 소통을 통해서 해당 내용의 상세 스펙을 작성합니다. 이를 바탕으로 유관 부서와 소통하여 구현할 IP를 동작을 정의하고 RTL 기반의 설계를 진행합니다.
- Digital IP 구현을 위한 요구 조건을 검토하고 PPA 평가를 통해 Architecture를 결정합니다. 해당 IP는 RTL로 설계하고 검증하며, Physical Design을 위한 Guide를 작성합니다.
- "설계 및 검증" 업무에는 Logic/Macro Floorplan, Logical Integration, Function 검증, Physical Design Follow-up, Wafer Test Flow 정의, Silicon Chip의 검증 및 이슈 분석이 포함됩니다.

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 4년 이상 경력 보유자

- High Speed Digital PHY 및 High Speed IP 설계 및 분석 역량
- DRAM Memory Controller 설계 및 분석 역량
- DRAM DFT/DFD 관련 설계 및 분석 역량

이런 경험이 있다면 더 환영합니다

- Interface/Memory PHY 및 Analog IP를 포함한 Digital 설계 리딩
- PHY/TSV Bit Macro 및 TSV PHY Hard Marco 설계, 3D PHY 설계 경험
- Full-Custom + Digital Design의 Mixed Design 개발

HBM Digital Design (SoC Design)

#이천 #Expert



우리 조직을 소개합니다

SK하이닉스의 Custom HBM Base-Die Architecture를 연구하고 이를 바탕으로 Full-Chip Design을 수행합니다. CHBM에 탑재되는 주요 IP로는 Host, Chiplet Interface IP 와 DRAM Controller/PHY IP 및 여러 Logic, Analog IP가 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- H/W Description Language(Verilog, VHDL) 기반 Digital Logic IP/SOC 개발
- In-house & 3rd Party IP, Subsystem 바탕의 Fullchip Design
- Chiplet 바탕의 Physical을 고려한 Subsystem 및 Full-Chip Design(Package - bump, probe-pad 등, Synthesis)
- Chiplet Interface PHY/Link/Protocol IP Integration 및 검증(UCle, OpenHBI, BoW 등)
- Off-chip Interface PHY/Link/Transaction IP Integration 및 검증 (PCIe, CXL, USB, MIPI 등)
- DRAM Controller/PHY IP Integration 및 검증 (LPDDR, DDR, GDDR, HBM)
- RAS 요구사항 분석 및 정책, Hardware IP 혹은 Firmware 개발 및 검증
- SoC & Digital Logic Verification 환경 및 Verification IP 개발 및 검증
- Fullchip, Subsystem, IP 구동/검증 Test Firmware (ARM, RISC-V 등) 개발
- Silicon Chip Level Verification, Validation
- Subsystem 및 FullChip Architecture (Power/Debug/Security/DFT)

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 4년 이상 경력 보유자

- 1) HDL 기반 Digital Logic IP 혹은 Fullchip 설계 및 검증
- 2) IP/System의 Modeling을 통한 Performance, Power & Area Estimation
- 3) Off-chip / Chiplet Interface PHY/Link Layer 설계, IP Integration 및 검증/평가
- 4) Media Controller (NAND, DRAM) 설계 혹은 IP Integration 및 검증/평가
- 5) SoC 해킹 방지 Security 시나리오(Secure Boot, Trust Zone, Attack Detect)구현
- 6) Memory 및 System Level RAS 정책 수립 및 설계/검증/평가
- 7) System-level Clock/Reset & Power Control Logic 설계 및 평가
- 8) SoC내 Analog IP Integration 및 DFT Logic 설계
- 9) Fullchip 요구 사항 및 IP/Subsystem 사양을 기반으로 On-Chip Interconnector (AMBA Bus, NoC 등) 설계
- 10) Subsystem 및 FullChip Architecture 설계

HBM Digital Design (검증)

#이천 #Junior & Expert



우리 조직을 소개합니다

SK hynix HBM의 초격차 경쟁력 확보를 위해 Analog-Digital Mixed IP, Digital IP 및 Subsystem/Top Level 검증 업무를 맡고 있는 조직입니다. HBM 제품 개발 과정에서 설계 무결성 확보를 목표로 설계 검증 전반을 담당하며 이를 위한 검증 시스템 및 환경 구축, 검증 모델 개발 등의 업무를 수행합니다.

선발하고자 하는 직무는 이런 일을 합니다

HBM Digital Design 검증 업무

- 1) HBM 내 In-house, 3rd Party Digital IP 및 Mixed 설계를 검증 합니다
- 2) 검증을 위한 In-house VIP 개발 및 3rd Parity VIP 도입 및 활용과 함께
- 3) UVM 기반의 검증 환경 구성 및 Test Case 개발을 하고 있어요
- 4) Regression Test 통한 Code/Func. Coverage Closure 합니다

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 4년 이상 경력 보유자

- 1) SystemVerilog/UVM VIP, Testbench 및 Test Case 개발 역량
- 2) Digital IP Spec 기반으로 검증 계획 수립 및 검증 프로세스 이해 역량
- 3) 신규 Protocol 또는 Custom IP에 대한 UVM Agent 설계/구현 역량
- 4) Code/Functional Coverage Closure

이런 경험이 있다면 더 환영합니다

- 1) Spec 기반 Custom UVM Agent A-to-Z 개발 경험
- 2) HBM, DDR/LPDDR Memory 검증
- 3) Full-Chip Mixed-Level Design (Schematic & RTL) 검증

HBM PE

#이천 #Expert



우리 조직을 소개합니다

HBM 제품 개발 Product Engineering (Wafer & Package Test) 업무부터 고객 SiP (System in Package) 검증 및 고객 대응까지 HBM 개발 Back-End Process 전반에 대한 업무를 담당하고 있습니다.

또한 Custom HBM으로 영역을 확장하면서 Logic Test 업무도 담당하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

차세대 HBM 제품 Wafer/Package Level Test 공정의 품질/생산성 향상과 불량 분석 및 Screen 방안 도출을 위한 New Test Solution을 발굴하고 개발하는 업무를 진행합니다.

이런 분과 함께 하고 싶어요

석사 학위 이후 5년 이상 경력 또는 박사 학위 이상이며, 반도체/전자/전기/컴퓨터 등 공학 계열 전공자, 아래 역량을 보유한 인재

- (1) ATE 제약 극복을 위한 Test Solution 개발 역량
- (2) BOST/Test Chip 개발 및 BIST 등의 DFT 개발 경험
- (3) Test 공정에서 품질/생산성 향상을 위한 ATE Infra. 구축 경험
- (4) DRAM 특성 검증, 불량 분석에 대한 지식
- (5) DRAM 공정/설계 전반에 대한 지식

이런 경험이 있다면 더 환영합니다

- S/W 및 H/W에 대한 지식 보유 및 이해도가 있는 분
- HBM 제품에 대한 개발 경험이나 이해도가 있는 분
- DRAM 제품에 대한 개발 경험이나 이해도가 있는 분
- ATE 전문 지식 보유 및 이해도가 있는 분
- 고객 소통을 위한 어학 능력이 있는 분

Next Memory Strategy



**Beyond Boundaries
Toward Innovation**

Next Memory Strategy

#서울 #Junior & Expert



우리 조직을 소개합니다

SK hynix 고객의 Pain point를 분석하고 맞춤형 메모리 솔루션을 제안해 새로운 Biz. 기회를 창출하며, 경영층 의사결정 지원을 위한 전략 수립을 담당하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 1) 주요 고객 현황/기술/전략 분석 기반 Pain point 도출 및 맞춤형 전략 수립 (메모리 관점)
- 2) AI Application/HW/SW 기술 변화 분석을 통한 신규 메모리 Biz. 기회 창출
- 3) SK hynix AI Infra 부문 對 내/외 실행 전략 수립

이런 분과 함께 하고 싶어요

아래 조건 중 3가지 이상을 만족하며 해당 경력 5년 이상 이신 분

- 데이터센터 내 Workload / HW / SW 전반에 전문성을 보유하신 분
- IT 관련 전공자 또는 그에 준하는 지식을 보유하신 분
- 전략 기획 및 컨설팅 관련 경험을 보유하신 분
- 반도체 산업에 대한 이해 및 미래 기술 동향 분석 관련 업무 경험을 보유하신 분
- AI개발 업체 및 유사 관련 분야 경험을 보유하신 분

이런 경험이 있다면 더 환영합니다

- 데이터센터 또는 IT 산업 관련 업무 경험자
- 전략 기획 및 컨설팅 관련 업무 경험자
- 산업분야 관련 기술/시장 분석 경험자
- 영어/중국어 등 어학 능력 보유자
- Transformer 모델 구조, Prompt Engineering, RAG, Vector DB 등 LLM 관련 기술에 대한 깊은 이해도 보유자

기반기술 - 소재기술 (EDTW 소재)



**Beyond Boundaries
Toward Innovation**

소재기술 (EDTW 소재)

#이천 # Junior & Expert



우리 조직을 소개합니다

반도체 Etch, Diffusion, Thinfilm 공정을 위한 Etch Gas, 증착용 Gas/Precursor/Target, Wafer 소재 개발을 수행하고 있는 조직입니다.

자사 기술 로드맵에 의거 DRAM/NAND/차세대 메모리 향 공정 난제를 소재를 통해 Breakthrough 할 수 있는 핵심 성능 소재를 적기에 개발하여 공정에 이관합니다.

선발하고자 하는 직무는 이런 일을 합니다

【New Etching Gas 개발위한 플라즈마 해리따른 이온/라디칼 식각 메커니즘 설계 및 Passivation 제어 기술 구축】

- Plasma Physics 기반 주요 에칭 공정 스텝 최적화 및 공정 산포 및 수율 개선 가능 가스 설계를 실시합니다.
- 2D Conventional Etch, Metallic Etch Gas, ALE, Cryo Etch, Low GWP Gas 개발 업무를 추진합니다

이런 분과 함께 하고 싶어요

반도체/전기/전자/물리/신소재/화학/화공 등 공학 계열의 전문 지식을 보유한 분
아래 조건을 모두 만족하며, 해당 경력 5년 이상 이신 분

- 에칭 공정별 최적 Gas Element Chemistry, Fragmentation, Etch Reaction 가스 설계, 물성예측, 품질관리, Chemistry 이해 역량 보유자
- Plasma Etch 공정별 주요 핵심 인자(공정 Rcp, 분석기, 장비)별 신규 가스 연계성 이해와 설계 역량 및 TCAD/AI와 연계한 공정 맞춤형 에칭 가스 설계와 Process Para 최적점 예측 능력
- Etch 공정 / Etch 장비 / Etch Gas 소재의 종합적 이해의 폭이 넓은 경력자

이런 경험이 있다면 더 환영합니다

- Etch Gas 가스 및 공정 개발과 연계한 소재BP社 및 장비BP社 경력 보유자
- 메모리/로직 반도체 에칭 공정 엔지니어 or 신규 Etch Gas 소재개발 연구 경력 보유자

CAD Engineering



**Beyond Boundaries
Toward Innovation**

CAD Engineering

#이천 #Junior & Expert



우리 조직을 소개합니다

SK 하이닉스의 차세대 HBM 및 메모리 제품 경쟁력 확보를 위한 핵심 조직으로 제품의 Timing/Power/Variation 특성을 정의하는 설계 Data를 구축하고 검증합니다. 최신 공정 기술과 CAD Solution을 기반으로 고품질 Design Kit 개발 및 설계 방법론 고도화를 수행하며 차세대 메모리 기술 혁신을 이끌고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 차세대 HBM 및 메모리 제품 개발을 위한 IP Design Kit 개발 및 운영 업무를 수행합니다.
- Std. Cell 및 Custom IP에 대한 Characterization을 수행하여, Library를 개발하고, 설계 환경에서 활용되는 Design Kit의 품질과 일관성을 확보합니다.
- Design Kit에 대한 QoS 관리 및 운영하며, 신규 Characterization 및 Design 방법론을 개발합니다.
 - Std. Cell 및 Custom IP Characterization 수행하여 Library 개발 및 검증
 - IP Design Kit에 대한 품질 관리 및 Database 통합 운영
 - Characterization 자동화 및 신규 방법론 개발

이런 분과 함께 하고 싶어요

반도체/전자/물리 등 공학 계열의 전문 지식을 보유한 분
경력 5년 이상으로, 다음의 경험을 보유하신 분

- Cell Characterization 및 Library 개발 경험
- SPICE 기반 회로 분석 및 Model 검증 경험
- Liberty (NLDM, CCS, LVF) 기반 Library 생성 및 품질 검증 경험
- Design Kit 개발, 운영 또는 품질 관련 경험

이런 경험이 있다면 더 환영합니다

- Memory IP, Custom IP, Analog IP에 대한 Characterization 경험
- Advanced Node (5nm 이하) Library 또는 Design Kit 개발 경험
- 대규모 Library/Design Kit Database 관리 및 운영 경험

IR Communication



**Beyond Boundaries
Toward Innovation**

IR Communication

#분당 #Junior #Expert



우리 조직을 소개합니다

IR Comm.팀은 회사와 자본시장을 잇는 창구로서, 회사의 성과와 전략을 시장에 투명하고 일관되게 전달하며 시장과 투자자의 의견을 경영 활동에 연결합니다. 데이터 기반 분석과 전사 협업을 통해 실적, 산업 환경, 사업 전략에 대한 IR 메시지와 커뮤니케이션을 만들어 갑니다.

선발하고자 하는 직무는 이런 일을 합니다

【전략적 IR 기획 및 실행】분기 실적발표 컨퍼런스콜 운영, 재무/비재무 데이터, 글로벌 Peer 동향, Valuation 분석 등을 바탕으로 IR 자료 및 메시지 개발, 경영진 및 유관부서와 협업하여 IR 전략 및 실행 계획 수립

【IR 이벤트】국내외 기업설명회/NDR/컨퍼런스 등 기획 및 운영, 관련 자료 작성

【이해관계자 대응】국내외 기관투자자·애널리스트 대상 정기/ 비정기 커뮤니케이션

【시장·경쟁사 분석】주식시장/산업 동향 모니터링 및 인사이트 도출

이런 분과 함께 하고 싶어요

4년 이상 업무 경력 보유하고 아래 조건과 역량을 모두 만족하는 분

- 자본시장 (IB, 리서치, 자산운용, PE 등) or 국내외 상장사 IR 업무 경력 4~8년
- 데이터 기반으로 인사이트 도출 가능한 리서치 역량
- 원어민 수준의 영문 비즈니스 커뮤니케이션 능력 (영문 자료 작성, 해외 투자자 미팅)

이런 경험이 있다면 더 환영합니다

- 글로벌 기업 IR 및 관련 업무 경험 보유자
- 반도체 제조업 관련 전문 지식 및 현업 경험 보유자
- 증권사/기관사 리포트 분석·분류 및 자료 작성 경험 보유자
- CFA, AICPA 등 금융/회계 관련 전문 자격 보유자