

DRAM/NAND개발

- ① HBM Digital Design (Front-end)
- ② HBM Digital Design (Back-end)
- ③ HBM Digital Design (RTL Design)
- ④ HBM Digital Design (SoC Design)
- ⑤ HBM Digital Design (검증)
- ⑥ 회로설계(HBM)
- ⑦ Product Engineering
- ⑧ Module설계
- ⑨ SI/PI
- ⑩ 회로설계
- ⑪ Analog 설계
- ⑫ Digital Design(Front&Back-end)
 - Front End
 - Back End
- ⑬ NAND 설계 - Interface/Datapath

**Beyond Boundaries
Toward Innovation**

HBM Digital Design (Front-end)

#이천 #Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM Digital Implementation을 담당하는 조직입니다. 최신 공정 EDA툴을 활용해서 Digital Front-end, Back-end 전반을 담당하며, 효율적인 개발 프로세스를 구축해 차세대 HBM 경쟁력을 확보하는 역할을 하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

【 Digital Implementation (Front-end) 】

- Digital block에 대한 DFT Architecture 구현 및 합성, STA 등의 Implementation flow 전반에 걸친 업무를 진행하고 있습니다. HDPF 구조를 기반으로 PCIe, UCIe 등 Interface IP 개발 및 다양한 형태의 Digital Design에 대한 Implementation을 진행하고 있으며 첨단 공정과 최신 EDA Tool을 기반으로 PPAT(Performance, Power, Area, TAT) 측면에서 최적화된 경쟁력 있는 고객 맞춤형 HBM을 개발하고 있습니다.

이런 분과 함께 하고 싶어요

- 반도체/전자/전기 등 공학 계열 전문 지식을 보유한 분
아래 역량 중 하나 이상의 역량이 있으며 경력 5년 이상 이신 분
- 5nm 이하 공정의 PPAT 개선을 통한 Implementation 경험
 - HPDF Design Top 및 Block Implementation flow 경험
 - 합성, STA, DFT 등의 구현에 필요한 EDA Tool 경험
 - DFT 구현 및 검증 (MBIST, Tessent SSH/SSN, TestMAX 등)
 - Tcl/ Python Script를 통한 디자인 분석 및 환경 개선 경험

이런 경험이 있다면 더 환영합니다

- TSMC 3nm 과제 Implementation 경험
- HPDF Top Project Management
- Tessent SSH/SSN 기반 DFT 구현 및 검증
- HBM IP (HBM PHY, TSV PHY, 3D PHY) 과제 경험
- 해외 고객 Interface 및 협업 경험

HBM Digital Design (Back-end)

#이천 #Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM Digital Implementation을 담당하는 조직입니다. 최신 공정 EDA툴을 활용해서 Digital Front-end, Back-end 전반을 담당하며, 효율적인 개발 프로세스를 구축해 차세대 HBM 경쟁력을 확보하는 역할을 하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

【 Digital Implementation (Back-end) 】

- HBM Logic-die 내 Digital 블록의 Digital Auto Place & Route(P&R) 업무를 담당하고 있습니다. Std. HBM/Custom HBM 등 다양한 HBM 제품을 모두 개발하고 있으며, 다양한 형태의 HBM Digital Implementation을 진행하고 있습니다. 고객의 요구에 맞춰 PCIe, UCIe, CXL 등 Interface IP의 Implementation도 수행하고 있으며, DTCO 분야도 담당하면서 공정 개선 및 최적화 활동 뿐만 아니라 최신 공정 선행 연구를 하면서 PPAT 측면에서 경쟁력 있는 고객맞춤형 HBM을 개발하고 있습니다.

이런 분과 함께 하고 싶어요

반도체/전자/전기 등 공학 계열 전문 지식을 보유한 분

아래 역량 중 하나 이상의 역량이 있으며 경력 5년 이상 이신 분

- HPDF(Tiled) Top Design 경험 또는 프로젝트 운영 경험
- Top Bus/ Async Bridge Implementation,
- 2GHz 이상의 High Speed Digital Design 개발 경험
- Analog/Digital Mixed Design 개발 및 Digital IP 전환 경험
- 5nm 이하 선단 공정의 디자인 최적화를 위한 PPAT 개선 경험
- Tcl/ Python Script를 통한 디자인 분석 및 환경 개선 경험
- EDA Tool 을 이용한 BE(FC/Innovus) /PDN(RHSC/Voltus) 관련 최신 기술 적용 및 환경 운용 경험

이런 경험이 있다면 더 환영합니다

- HBM IP (HBM PHY, TSV PHY, 3D PHY) 과제 경험
- 3nm 이하 Nanosheet Technology 개발 경험
- CPU/GPU/NPU Implementation 개발 경험
- 해외 고객 Interface 및 협업 경험

HBM Digital Design (RTL Design)

#이천 #Junior & Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM 기술 경쟁력과 글로벌 1위 시장 지위를 견인하는 핵심 조직으로, HBM Base Die 디지털 설계를 담당하고 있습니다.

초고속 인터페이스, 저전력 설계, 고신뢰성 로직 등 HBM의 성능을 결정짓는 디지털 설계를 주도하며 글로벌 AI 선도 기업들과 함께 차세대 메모리 기술을 실현해 나가고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 고객 요구 사항에 대해서 구체화를 진행하고, 고객과의 소통을 통해서 해당 내용의 상세 스펙을 작성 합니다. 이를 바탕으로 유관 부서와 소통하여 구현할 IP를 동작을 정의하고 RTL 기반의 설계를 진행 합니다.
- Digital IP 구현을 위한 요구 조건을 검토하고 PPA 평가를 통해 Architecture를 결정합니다. 해당 IP는 RTL로 설계하고 검증하며, Physical Design을 위한 Guide를 작성합니다.
- "설계 및 검증" 업무에는 Logic/Macro Floorplan, Logical Integration, Function 검증, Physical Design Follow-up, Wafer Test Flow 정의, Silicon Chip의 검증 및 이슈 분석이 포함됩니다.

이런 분과 함께 하고 싶어요

반도체/전자/전기/물리 등 공학 계열 전문 지식을 보유한 분
아래 역량 중 하나 이상을 보유하고 있으며, 경력 4년 이상 이신 분

- High Speed Digital PHY 및 High Speed IP 설계 및 분석 역량
- DRAM Memory Controller 설계 및 분석 역량
- DRAM DFT/DFD 관련 설계 및 분석 역량

이런 경험이 있다면 더 환영합니다

- Interface/Memory PHY 및 Analog IP를 포함한 Digital 설계 리딩
- Full-Custom + Digital Design 의 Mixed Design 개발
- 최신 LLM이나 AI 기반 EDA 툴을 활용해 반도체 설계 파이프라인의 자동화 및 생산성을 극대화 해 본 경험

HBM Digital Design (SoC Design)

#이천 #Expert



우리 조직을 소개합니다

SK하이닉스의 Custom HBM Base-Die Architecture를 연구하고 이를 바탕으로 Full-Chip Design을 수행합니다. CHBM에 탑재되는 주요 IP로는 Host, Chiplet Interface IP 와 DRAM Controller/PHY IP 및 여러 Logic, Analog IP가 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- H/W Description Language(Verilog, VHDL) 기반 Digital Logic IP/SOC 개발
- In-house & 3rd Party IP, Subsystem 바탕의 Fullchip Design
- Chiplet 바탕의 Physical을 고려한 Subsystem 및 Full-Chip Design(Package - bump, probe-pad 등, Synthesis)
- Chiplet Interface PHY/Link/Protocol IP Integration 및 검증(UCle, OpenHBI, BoW 등)
- Off-chip Interface PHY/Link/Transaction IP Integration 및 검증 (PCIe, CXL, USB, MIPI 등)
- DRAM Controller/PHY IP Integration 및 검증 (LPDDR, DDR, GDDR, HBM)
- RAS 요구사항 분석 및 정책, Hardware IP 혹은 Firmware 개발 및 검증
- SoC & Digital Logic Verification 환경 및 Verification IP 개발 및 검증
- Fullchip, Subsystem, IP 구동/검증 Test Firmware (ARM, RISC-V 등) 개발
- Silicon Chip Level Verification, Validation
- Subsystem 및 FullChip Architecture (Power/Debug/Security/DFT)

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 5년 이상 경력 보유자

- 1) HDL 기반 Digital Logic IP 혹은 Fullchip 설계 및 검증
- 2) IP/System의 Modeling을 통한 Performance, Power & Area Estimation
- 3) Off-chip / Chiplet Interface PHY/Link Layer 설계, IP Integration 및 검증/평가
- 4) Media Controller (NAND, DRAM) 설계 혹은 IP Integration 및 검증/평가
- 5) SoC 해킹 방지 Security 시나리오(Secure Boot, Trust Zone, Attack Detect)구현
- 6) Memory 및 System Level RAS 정책 수립 및 설계/검증/평가
- 7) System-level Clock/Reset & Power Control Logic 설계 및 평가
- 8) SoC내 Analog IP Integration 및 DFT Logic 설계
- 9) Fullchip 요구 사항 및 IP/Subsystem 사양을 기반으로 On-Chip Interconnector (AMBA Bus, NoC 등) 설계
- 10) Subsystem 및 FullChip Architecture 설계

HBM Digital Design (검증)

#이천 #Junior&Expert



우리 조직을 소개합니다

SK hynix HBM의 초격차 경쟁력 확보를 위해 Analog-Digital Mixed IP, Digital IP 및 Subsystem/Top Level 검증 업무를 맡고 있는 조직입니다.

HBM 제품 개발 과정에서 설계 무결성 확보를 목표로 설계 검증 전반을 담당하며 이를 위한 검증 시스템 및 환경 구축, 검증 모델 개발 등의 업무를 수행합니다.

선발하고자 하는 직무는 이런 일을 합니다

HBM Digital Design 검증 업무

- 1) HBM 내 In-house, 3rd Party Digital IP 및 Mixed 설계 검증을 하구요
- 2) 검증을 위한 In-house VIP 개발 및 3rd Party VIP 도입 및 활용과 함께
- 3) UVM 기반의 검증 환경 구성 및 Test Case 개발을 하고 있어요
- 4) 그리고 Regression Test 통한 Code/Func. Coverage Closure 합니다

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 컴퓨터 등 공학 계열 전문 지식을 보유한 분
반도체 유관 경험 경력 4년 이상 보유자 (석/박사 학위 수학 기간 경력 기간으로 인정)
이신 분이 자격 대상입니다.

그리고, 다음과 같은 역량을 가지고 계셔야 합니다.

- 1) SystemVerilog/UVM VIP, Testbench 및 Test Case 개발 역량
- 2) Digital IP Spec 기반으로 검증 계획 수립 및 검증 프로세스 이해 역량
- 3) 신규 Protocol 또는 Custom IP에 대한 UVM Agent 설계/구현 역량
- 4) Code/Functional Coverage Closure

이런 경험이 있다면 더 환영합니다

- 1) Spec 기반 Custom UVM Agent A-to-Z 개발 경험
- 2) HBM, DDR/LPDDR Memory 검증
- 3) Full-Chip Mixed-Level Design (Schematic & RTL) 검증

회로설계(HBM)

#이천 #Junior&Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 HBM 경쟁력 강화를 선도하는 핵심 조직으로, HBM 제품을 설계/분석하고 적기에 개발하여 고객 가치를 극대화하는 역할을 맡고 있습니다.

세계 최고의 AI 고객사들과 협력하며 HBM 기술을 선도하고 있으며, 혁신적인 회로 설계 기술과 체계적인 분석 역량을 기반으로 글로벌 1위 경쟁력을 만들어가고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- DRAM 또는 HBM 제품의 내/외부 요구 사양에 부합하는 회로를 설계
- DRAM 또는 HBM 개발 단계에서 양산을 위한 설계 품질 및 수율 개선 활동 진행
- Wafer, KGSD(Known good stack die) 및 실장 단계의 특성 분석과 제품 Spec. 만족 여부를 검토
- 제품 개발 단계 및 고객 system에서 고객이 만족할 수 있도록 성능을 높이고, 안정적으로 동작하도록 만드는 업무

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유하신 분
아래 역량 및 경험 관련 4년 이상 경력 보유자

- 1) DRAM 또는 HBM Architecture 검토 및 설계 경험
- 2) Full Custom + Digital Co-Design 설계 및 PDN 해석 경험
- 3) Full Custom based Logic Foundry 설계 경험
- 4) DRAM 또는 HBM 제품 불량 분석을 위한 다양한 Tool 및 장비 이해 경험

이런 경험이 있다면 더 환영합니다

- 1) DRAM 또는 HBM 설계 관련 제품 개발 및 분석 경험이 많은 분
- 2) HBM 제품 실장 system 분석 경험을 갖고 있는 분
- 3) Python, Spotfire, Verilog 및 Circuit Simulator(Hspice, Csim, PrimeSim, Spectre, etc.) 를 능숙하게 활용할 수 있는 분

Product Engineering

#이천 #Expert



우리 조직을 소개합니다

HBM 제품 개발 Product Engineering(Wafer & Package Test) 업무부터 고객 SiP(System in Package) ATE 검증 및 고객 대응까지 HBM 개발 Back-End Process 전반에 대한 업무를 담당하고 있습니다.

또한 Custom HBM으로 영역을 확장하면서 Logic Test 업무도 담당하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

차세대 HBM 제품 Wafer/Package Level Test 공정의 품질/생산성 향상과 불량 분석 및 Screen 방안 도출을 위한 New Test Solution을 발굴하고 개발하는 업무를 진행합니다.

이런 분과 함께 하고 싶어요

석사 학위 이후 5년 이상 경력 또는 박사 학위 이상이며, 반도체/전자/전기/컴퓨터 등 공학 계열 전공자, 아래 역량을 보유한 인재

- (1) ATE 제약 극복을 위한 Test Solution 개발 역량
- (2) BOST/Test Chip 개발 및 BIST 등의 DFT 개발 경험
- (3) Test 공정에서 품질/생산성 향상을 위한 ATE Infra. 구축 경험
- (4) DRAM 특성 검증, 불량 분석에 대한 지식
- (5) DRAM 공정/설계 전반에 대한 지식

이런 경험이 있다면 더 환영합니다

- S/W 및 H/W에 대한 지식 보유 및 이해도가 있는 분
- HBM 제품에 대한 개발 경험이나 이해도가 있는 분
- DRAM 제품에 대한 개발 경험이나 이해도가 있는 분
- ATE 전문 지식 보유 및 이해도가 있는 분
- 고객 소통을 위한 어학 능력이 있는 분

Module 설계

#이천 #Junior & Expert



우리 조직을 소개합니다

SK하이닉스의 DRAM Module PCB를 설계하고, SI/PI 관련 설계 검증을 담당하는 조직입니다. (SI: Signal Integrity, PI: Power Integrity)

PCB 회로설계 및 Layout 역량, SI/PI 해석 및 분석 역량, 능/수동 소자의 이해, 실장 시스템의 이해를 바탕으로 특성, 원가, 품질 측면에서 최적의 Memory Module을 설계 하여 1등 경쟁력을 갖춘 제품을 개발하는데 기여를 하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- PCB 설계 : 회로 설계, PCB Layout
- SI/PI 해석 검증 : PCB Modeling, SI/PI Simulation
- Module 및 System board 특성 개선을 위한 Design Review 및 Design Guide 제작

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리 공학 계열 관련 전문 지식을 보유한 분

아래 역량을 보유 하고 있으며, 경력 2년 이상 보유자(석/박사 학위 수학 기간 인정)

- 1) PCB 회로, PCB Layout 설계 경력자
- 2) 고속 인터페이스 및 On-chip/Off-chip Channel 해석 역량 보유
- 3) System level 시뮬레이션/분석 수행 가능
- 4) SI/PI 관련 EDA Tool 활용 숙련자 (HFSS, SIwave, Clarity, ADS, HSPICE, ADET 등)

이런 경험이 있다면 더 환영합니다

- DRAM Module PCB 설계 관련 업무 경험 (Cadence Allegro Tool 사용)
- Power 회로 설계(PMIC, VR, Inductor, MLCC) 혹은 분석 경험 보유
- System level Mechanical/Thermal 해석 및 분석 경험 보유
- Python, MATLAB 등을 활용한 분석 자동화 역량 및 AI 를 활용한 분석 역량 보유
- 영어 기술 커뮤니케이션 역량 우수 (글로벌 고객과의 기술 협의 및 소통)



우리 조직을 소개합니다

SK하이닉스의 DRAM/HBM 전 제품의 SI/PI/EMC 설계 및 검증을 담당하는 조직입니다. (SI: Signal Integrity, PI: Power Integrity, EMC: Electromagnetic Compatibility)

신호 무결성 확보를 위해 On-/Off-chip Channel과 PDN (Power Distribution Network) 영향을 예측·분석하고, 이로 인해 발생할 수 있는 EMC 문제를 사전에 검토하여 제품의 성능과 품질에 기여합니다.

선발하고자 하는 직무는 이런 일을 합니다

- SI/PI 설계 및 분석: High-speed 메모리 인터페이스의 SI/PI 설계 및 분석 수행
- 시스템 레벨 분석: Chip-Package-Board 통합 모델을 통한 시스템 단위 SI/PI 안정성 검증 수행
- 3D 전자기장 해석: 2.5D/3D 패키징 (TSV, Interposer 등) 및 고속 전송 경로에 대한 3D 전자기장 해석 및 구조 최적화 수행
- SI/PI/EMC 관련 이슈 원인 분석 및 개선 방안 수립

이런 분과 함께 하고 싶어요

전기/전자/반도체 공학 등 관련 전문 지식을 보유한 분

SI/PI 관련 석·박사 학위 보유 또는 업무 경험 2년 이상 이며, 아래 역량 중 3개 이상인 분

- 1) On-/Off-chip PDN (Power Distribution Network) 설계 및 해석 역량 보유
- 2) 고속 인터페이스 및 On-chip/Off-chip Channel 해석 역량 보유
- 3) 회로 및 전자기장 기반 시뮬레이션/분석 수행 가능
- 4) SI/PI 관련 EDA Tool 활용 숙련자 (HFSS, SIwave, ADS, Sigroty 등)
- 5) Interposer/PCB Design 검토 역량 보유 (cadence Allegro X APD, PCB editor 등)

이런 경험이 있다면 더 환영합니다

- 메모리 반도체 SI/PI 설계 및 분석 경험 보유
- 2.5D/3D 패키징 (TSV, Interposer), HDI (High-density Interconnect) PCB 기반의 SI/PI 설계 및 분석 경험 보유
- Digital IC Physical Design (P&R) 및 Layout 설계·수정 경험 보유
- Python, MATLAB 등을 활용한 분석 자동화 역량 및 AI 를 활용한 분석 역량 보유
- 영어 기술 커뮤니케이션 역량 우수 (글로벌 고객과의 기술 협의 및 소통)

회로설계

#이천 #Junior & Expert



우리 조직을 소개합니다

우리 조직은 SK Hynix의 DRAM 경쟁력 강화를 선도하는 핵심 조직으로, DRAM 제품을 설계/분석하고 차세대 메모리를 적기에 개발하여 고객 가치를 극대화하는 역할을 맡고 있습니다.

세계 최고의 Computing, Mobile, Graphics 및 AI 고객사 등과 협력하며 DRAM 기술을 선도하고 있으며, 혁신적인 회로 설계 기술과 체계적인 분석 역량을 기반으로 글로벌 1위 경쟁력을 만들어가고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 1) DRAM 제품의 내/외부 요구 사양에 부합하는 회로를 설계해요
- 2) DRAM 제품 개발 단계에서 양산을 위한 설계 품질 및 수율 개선 활동을 진행해요
- 3) Wafer, KGSD(Known Good Stack Die) 및 실장 단계의 특성 분석과 제품 Spec. 만족 여부를 검토 해요
- 4) 제품 개발 단계 및 고객 System에서 고객이 만족할 수 있도록 성능을 높이고, 안정적으로 동작하도록 만드는 업무를 해요

이런 분과 함께 하고 싶어요

반도체/ 전자/ 전기/ 물리/컴퓨터 등 공학 계열 전문 지식을 보유한 분
아래 역량을 보유하고 있으며, 경력 4년 이상 보유자(석/박사 학위 수학 기간 인정)

- 1) DRAM Spec, Architecture 검토 및 설계 경험
- 2) DRAM 제품의 내/외부 요구 사양에 부합하는 회로 설계
- 3) PKG/실장 Level / Wafer Level 설계 분석을 통한 DRAM Spec. 만족 여부 평가
- 4) DRAM 제품 불량 분석을 위한 다양한 Tool 및 장비 이해 경험

이런 경험이 있다면 더 환영합니다

- 1) DRAM 설계 관련 제품, 특히 차세대 메모리(VERTICAL Gate, 3D-Memory) 연구, 개발 및 분석 경험이 있는 분
- 2) DRAM 제품 실장 System 분석 경험을 갖고 있는 분
- 3) Python, Spotfire, Verilog 및 Circuit Simulator(Hspice, Csim, PrimeSim, Spectre, etc.) 를 능숙하게 활용할 수 있는 분

Analog 설계

#이천 #Junior & Expert



우리 조직을 소개합니다

SK하이닉스의 DRAM 전 제품 군의 전원 회로 설계를 담당하는 조직입니다.

최첨단 DRAM 및 로직 공정에 적합한 기준 전압기, Charge-pump, Low Dropout Regulator 등의 전원 회로와 최신 EDA툴을 활용한 Power Domain Network 관련 예측 및 분석을 담당하고 있으며, 차세대 제품의 안정적인 경쟁력을 확보하는 역할을 하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

- 1) 설계 초기의 전원회로 배치에 따른 영향성을 선 검토하고, 실제 설계 단계에서 단위 블록과 상위 블록의 설계 및 검증을 합니다. 제품에 따라 DRAM 공정 또는 LOGIC Foundry 공정의 모델을 사용하여 설계를 하고, 물리적 설계(Physical Design) 후 에는 이를 반영한 Post Simulation을 진행하여 전체적인 특성 확인 및 이상유무 확인을 담당합니다.
- 2) 최신 공정 과 다양한 전압에서 최적으로 동작할 수 있는 전원 회로의 개선 및 신규 개발을 같이 담당합니다.
- 3) EDA Tool을 활용해서 칩 내부의 PDN 연관 특성 및 IR-Drop을 검토합니다.
- 4) Wafer 나 Package 제품 상태에서의 전원 관련 불량 분석을 병행함으로써 양산에서 발생하는 문제에 대한 대응을 하여 문제없이 제조될 수 있도록 개발하는 역할을 하고 있습니다.

이런 분과 함께 하고 싶어요

경력 4년 이상(석/박사 학위 수학 기간 인정)의 반도체/전자회로 공학 계열 전공자 중 아래 역량 중 3가지 이상 보유하신 분

- 1) Spice 계열 Tool 사용한 Analog Circuit 설계 역량
- 2) Logic Technology Analog Circuit 설계 역량
- 3) Analog & Digital Mixed Power Verification 역량
- 4) DRAM (LP)DDR4/5/6, HBM 전원 및 Analog Circuit 개발 경험
- 5) PMIC 설계 경험

이런 경험이 있다면 더 환영합니다

- 1) 12~3nm 선단공정 Technology 개발 경험
- 2) PMIC 개발 경험
- 3) DRAM 전원 개발 경험

Digital Design(Front&Back-end)

#이천 #Junior & Expert



① Front-end ② Back-end 중 1개 직무를 선택해 주세요

① Front-end

우리 조직을 소개합니다

우리 조직은 SK Hynix의 DRAM 설계의 Digital Design을 담당하는 조직입니다. DRAM 공정 뿐만 아니라 최신 공정 EDA툴을 활용해서 Digital design, Front-end, Back-end 전반을 담당하며, 효율적인 개발 프로세스를 구축해 DRAM 설계 경쟁력을 확보하는 역할을 하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

【 Digital Implementation (Front-end) 】

Digital block에 대한 DFT Architecture 구현 및 합성, STA 등의 Implementation flow 전반에 걸친 업무를 진행하고 있습니다. DRAM DK를 이용한 Implementation/ 분석/향상을 진행하고 있으며 첨단 공정 공정에 최신 EDA Tool을 기반으로 PPAT(Performance, Power, Area, TAT) 측면에서 최적화된 경쟁력 있는 SOCAMM2 버퍼 칩을 개발하고 있습니다.

이런 분과 함께 하고 싶어요

- 반도체/전자/전기 등 공학 계열 전문 지식을 보유하였으며,
아래 역량 중 하나 이상의 역량이 있으며 경력 4년 이상 이신 분
- 12nm 이하 공정의 PPAT 개선을 통한 Implementation 경험
 - 합성, STA, DFT 등의 구현에 필요한 EDA Tool 경험
 - DFT 구현 및 검증 (MBIST, Tessent SSH/SSN, TestMAX 등)
 - Tcl/ Python Script를 통한 디자인 분석 및 환경 개선 경험
 - Design Kit 에 대한 검증 Flow Setup 경험

이런 경험이 있다면 더 환영합니다

- TSMC 12nm 과제 Implementation 경험
- Tessent SSH/SSN 기반 DFT 구현 및 검증
- Latch 기반 Digital Implementation 경험
- Design Kit 개발 및 검증 경험
- DRAM 설계 프로젝트 경험

Digital Design(Front&Back-end)

#이천 #Junior & Expert



① Front-end ② Back-end 중 1개 직무를 선택해 주세요

② Back-end

우리 조직을 소개합니다

우리 조직은 SK Hynix의 DRAM 설계의 Digital Design을 담당하는 조직입니다. DRAM 공정 뿐만 아니라 최신 공정 EDA툴을 활용해서 Digital design, Front-end, Back-end 전반을 담당하며, 효율적인 개발 프로세스를 구축해 DRAM 설계 경쟁력을 확보하는 역할을 하고 있습니다.

선발하고자 하는 직무는 이런 일을 합니다

【 Digital Implementation (Back-end) 】

- Digital 블록의 Digital Auto Place & Route(P&R)과 PDN(IR-Drop/EM 분석 및 개선) 업무를 진행하고 있습니다. DRAM DK를 이용한 P&R/분석/향상을 진행하고 있으며 첨단 공정 공정에 최신 EDA Tool을 기반으로 PPAT(Performance, Power, Area, TAT) 측면에서 최적화된 경쟁력 있는 SOCAMM2 버퍼 칩을 개발하고 있습니다.

이런 분과 함께 하고 싶어요

반도체/전자/전기 등 공학 계열 전문 지식을 보유한 분

아래 역량 중 하나 이상의 역량이 있으며 경력 4년 이상 이신 분

- 2GHz 이상의 High Speed Digital Design 개발 경험
- Analog/Digital Mixed Design 개발 및 Digital IP 전환 경험
- 12nm 이하 선단 공정의 디자인 최적화를 위한 PPAT 개선 경험
- Tcl/ Python Script를 통한 디자인 분석 및 환경 개선 경험
- EDA Tool 을 이용한 BE(FC/Innovus/ICC2) /PDN(RHSC/Voltus) 관련 최신 기술 적용 및 환경 운용 경험
- Design Kit 에 대한 검증 Flow Setup 경험

이런 경험이 있다면 더 환영합니다

- TSMC 12nm 과제 Implementation 경험
- Latch 기반 Digital Implementation 경험
- Design Kit 개발 및 검증 경험
- DRAM 설계 프로젝트 경험

NAND설계 – Interface/Datapath

#이천 #Junior & Expert



우리 조직을 소개합니다

우리 조직은 고속 데이터 전송을 위한 핵심 요소 기술을 개발하며, 메모리 반도체의 High-Speed 동작 성능을 책임지고 있습니다.

AI 시장의 급격한 성장과 함께 메모리 반도체의 고속 I/O 성능에 대한 요구가 지속적으로 증가하고 있으며, 이에 따라 High-Speed/High-Bandwidth 설계 기술의 중요성 또한 더욱 커지는 상황에서, 함께 기술 완성도를 높여 나갈 열정 있는 인재들을 기다립니다.

선발하고자 하는 직무는 이런 일을 합니다

- 1) 메모리 내부 고속 동작을 위한 Data SerDes 구조 개발, 저전력 Write/Read Data path 설계 기술 개발
- 2) I/O Interface의 동작 속도와 고속 신호 전송 품질을 개선하기 위해 RX, TX, ZQ, ODT, DCC(Duty cycle corrector) 등의 설계 IP 개발

이런 분과 함께 하고 싶어요

반도체/전자/전기 공학 계열 전문 지식을 보유한 분

아래의 역량이 있으며 경력 2년 이상인 분 (박사는 경력 무관)

- 1) 고속/저전력 Data serial/deserialization 기술 개발
- 2) 고속 IO Interface용 Receiver, Transmitter, Duty cycle corrector 설계 및 signal integrity 평가

이런 경험이 있다면 더 환영합니다

- Memory Write/Read Data path 설계 경험
- Memory(DRAM/NAND) High-speed IO Interface 관련 설계 경험
- Global Tech 회사들과 협업을 위해 영어에 능통
- Agentic AI 활용 역량